

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

THIS PAGE BLANK (USPTO)

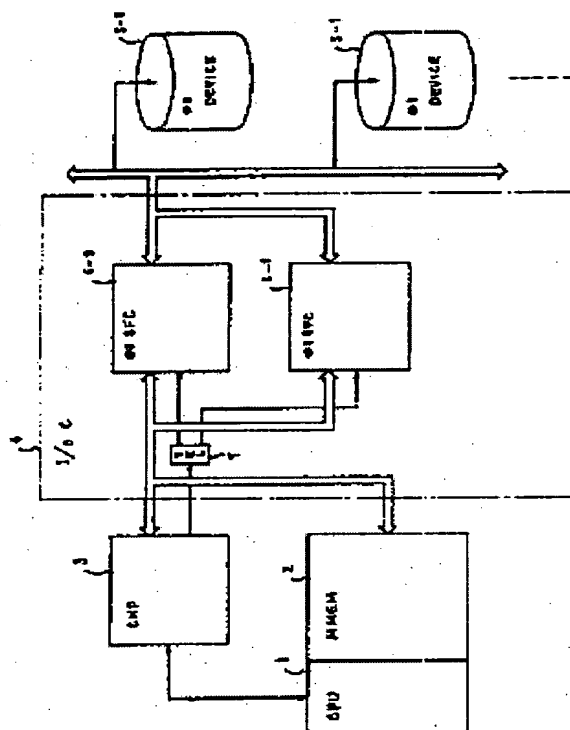
SECTOR FILE CONTROL SYSTEM

Patent number: JP55153058
Publication date: 1980-11-28
Inventor: ITO AKIHIKO; others: 01
Applicant: FUJITSU LTD
Classification:
- international: G06F13/04; G06F3/00; G11B5/09
- european:
Application number: JP19790050444 19790424
Priority number(s):

Abstract of JP55153058

PURPOSE: To perform read/write processing at a high speed by providing a few unit sector file control units exercising read/write control on an indicated sector unit.

CONSTITUTION: In input-output controller 4, a few (two in this case) unit sector file control units 6-0 and 6-1 are provided. A read/write indication is made by channel processor 3 via unit selecting circuit 7 and according to the indication mentioned above, the unit sector file control units 6-0 and 6-1 exercise read/write control alternately in sequence.



Data supplied from the **esp@cenet** database - Worldwide

⑫ 公開特許公報 (A)

昭55—153058

⑪ Int. Cl.³
G 06 F 13/04
3/00
G 11 B 5/09

識別記号

1 0 4

庁内整理番号

7361—5B
6711—5B
7345—5D

⑬ 公開 昭和55年(1980)11月28日

発明の数 1
審査請求 有

(全 4 頁)

⑭ セクタ・ファイル制御方式

⑯ 発明者 谷口春政

川崎市中原区上小田中1015番地
富士通株式会社内

⑰ 特 願 昭54—50444

⑱ 出 願 昭54(1979)4月24日

⑲ 発明者 伊藤彰彦

川崎市中原区上小田中1015番地
富士通株式会社内

⑳ 出 願 人 富士通株式会社

川崎市中原区上小田中1015番地

㉑ 代理人 弁理士 森田寛

明 細 書

1. 発明の名称 セクタ・ファイル制御方式

2. 特許請求の範囲

チャネルと該チャネルからの指示にもとづいて、デバイスを制御する入出力制御装置と該入出力制御装置に対して接続されるセクタ・ファイル・デバイスとをそなえる入出力処理システムにおいて、上記チャネルは上記入出力制御装置に対して上記デバイス上のセクタ単位でのリード／ライト指示を与えるよう構成されてなり、かつ上記入出力制御装置は上記セクタ単位でのリード／ライト指示に対応して当該指示されたセクタ単位に対してリード／ライト制御を行なう単位セクタ・ファイル制御ユニットを複数個そなえてなり、上記単位セクタ・ファイル制御ユニットは上記チャネルからの指示によつて順次交替にリード／ライト制御を実行するようにしたことを特徴とするセクタ・ファイル制御方式。

3. 発明の詳細な説明

本発明は、セクタ・ファイル制御方式、特にセクタ・ファイル・デバイスをもつ入出力処理システムにおいて、入出力制御装置に、指示されたセクタ単位に対してリード／ライト制御を行なう単位セクタ・ファイル制御ユニットを複数個もつ、上記デバイス上の物理的に連続するセクタを上記複数個の単位セクタ・ファイル制御ユニットが交替で関与することによつて、例えばデバイス内の記憶媒体が回転する間に順次リード／ライトするよう制御するセクタ・ファイル制御方式に関するものである。

例えば磁気ディスク装置の如きセクタ・ファイル・デバイスにおいては、記憶媒体上をセクタに分割しておき、該セクタ単位でリード／ライトするようにされる。このようなデバイスを有する入出力処理システムにおいては、当該デバイスを制御する入出力制御装置はセクタ・ファイル制御回路部(SFC)をもつ。そしてチャネルからのセクタ単位でのリード／ライト指示を受けて、デバ

イスに対するリード／ライト制御を行なう。即ち、セクタ・サーチが終了してチャネルから現実にリード／ライトが通知されると、デバイス側から所望のセクタに対応するセクタ・パルスが発せられたことを条件として当該セクタに対してリード／ライトを行なうように制御する。そして当該セクタに対するリード／ライトが終了すると、チャネルに対してリード／ライト終了報告を行なう。そして再びチャネルからのリード／ライト通知にもとづいて次の所望のセクタに対してリード／ライトを行なう。このように、1セクタ毎にチャネルの助けを受けるような制御を行なうことによつて、セクタ・ファイル制御回路部は比較的簡単な構成をもつことで足り、容易に1チップLSI化できる利点をもつ。しかし、一方デバイス媒体が回転している間に次々と物理的に連続するセクタに対してリード／ライトすることはできず、例えば物理的に1つおきに存在するセクタに対してリード／ライトすることとなる。即ち物理的に1つおきに存在するセクタを論理的に連続するセクタとみ

3

そなえてなり、上記単位セクタ・ファイル制御ユニットは上記チャネルからの指示によつて順次交替にリード／ライト制御を実行するようにしたことを特徴としている。以下図面を参照しつつ説明する。

オ1図は本発明の一実施例構成、オ2図は本発明の一実施例制御方式を説明するタイム・チャートを示す。

オ1図において、1は中央処理装置、2は主記憶装置、3はチャネル・プロセッサ、4は入出力制御装置、5-0、5-1、……は夫々磁気ディスク、6-0、6-1は夫々本発明にいう単位セクタ・ファイル制御ユニット、7はユニット選択回路部を表わしている。

以下例えば磁気ディスク5-0上の物理的に連続するセクタ $2n$ 、 $2n+1$ 、 $2n+2$ に対して次々とリード／ライト処理を行なうものとして、オ2図を参照しつつその処理を説明する。

(1) 今セクタ $2n$ を指定してリード／ライト指示が与えられているとし、セクタ・サーチ処理が

なして処理するようにされる。

このために、1トラック上の全セクタに対してリード／ライトする場合には、デバイスが2回転することを要することとなる。

本発明は、上記従来のセクタ・ファイル制御回路を用いてチャネルの介在のもとでリード／ライトする制御態様の利点を享受しつつ、リード／ライト処理を高速度で行ない得るようにすることを目的としている。そしてそのため、本発明のセクタ・ファイル制御方式は、チャネルと該チャネルからの指示にもとづいてデバイスを制御する入出力制御装置と該入出力制御装置に対して接続されるセクタ・ファイル・デバイスとをそなえる入出力処理システムにおいて、上記チャネルは上記入出力制御装置に対して上記デバイス上のセクタ単位でのリード／ライト指示を与えるよう構成されてなり、かつ上記入出力制御装置は上記セクタ単位でのリード／ライト指示に対応して当該指示されたセクタ単位に対してリード／ライト制御を行なう単位セクタ・ファイル制御ユニットを複数個

4

行なわれ、例えば磁気ディスク5-0がオ2図図示aのセクタ・パルスにもとづいて、セクタ・マツチを発したとする。

- (2) これによつて入出力制御装置4はチャネル・プロセッサ3に対してこの旨を通知する。チャネル・プロセッサ3はこれに応じてリード／ライトに関する初期設定を行ない、#0単位セクタ・ファイル制御ユニット6-0に対するリード／ライト指示を行なう。またその後チャネル・プロセッサ3は#1ユニット6-1に対してセクタ・サーチを指示する。
- (3) #0ユニット6-0は、上記リード／ライト指示にもとづいて、リード／ライトされるべきセクタ $2n$ に対応するセクタ・パルス(図示b)が現われたことを条件に、セクタ $2n$ に対してリード／ライトを行なう。
- (4) また#1ユニット6-1は、上記セクタ・パルスbが現われたことを条件でセクタ・マツチをチャネル・プロセッサ3に通知する。
- (5) 上記処理(4)による通知にもとづいて、チャネ

5

6

ル・プロセッサ3は#1ユニット6-1に対するリード/ライト指示を行なう。

(6) #0ユニット6-0は、セクタ $2n$ に対するリード/ライトの終了にもとづいて、チャネル・プロセッサ3に対してリード/ライト終了割込みを行なう。そしてチャネル・プロセッサ3は#0ユニット6-0に対するリード/ライト指示を行なう。

(7) 一方#1ユニットは、上記リード/ライト指示にもとづいて、リード/ライトされるべきセクタ $(2n+1)$ に対応するセクタ・パルス(図示e)が現われたことを条件に、セクタ $(2n+1)$ に対してリード/ライトを行なう。

(8) #1ユニット6-1は、セクタ $(2n+1)$ に対するリード/ライトの終了にもとづいて、チャネル・プロセッサ3に対してリード/ライト終了割込みを行なう。これによつてチャネル・プロセッサ3は#1ユニット6-1に対してストップ指示を行なう。

(9) 一方#0ユニット6-0は、上記リード/ライ

ト指示にもとづいて、リード/ライトされるべきセクタ $(2n+2)$ に対応するセクタ・パルス(図示d)が現われたことを条件に、セクタ $(2n+2)$ に対してリード/ライトを行なう。

(10) そして、セクタ $(2n+2)$ に対するリード/ライトが終了すると、#0ユニット6-0はチャネル・プロセッサ3に対して、リード/ライト終了割込みを行なう。

(11) これによつて、チャネル・プロセッサ3は、#0ユニット6-0に対してストップ指示を行なうと共に、リード/ライト終了処理を実行する。上記の如く、各单位セクタ・ファイル制御ユニット6-0と6-1とが交替でリード/ライトを行なつてゆくが、いずれのユニットに対してリード/ライト指示が行なわれるかは、オ1図図示のユニット選択回路部7に対してチャネル・プロセッサ3が適宜指示するものと考えてよい。

以上説明した如く、本発明によれば、単位セクタ・ファイル制御ユニットを複数個もうけることによつて、既存の制御態様を変えることなく、デ

7

8

バイス上の物理的に連続するセクタに対して次々とリード/ライトしてゆくことが可能となる。またハード的にも入出力制御装置内に、いわば1チップで構成されるユニットを複数個もうけると共にユニット選択回路などによつて上記ユニットを選択することである。

なお、上記説明においては省略したが、デバイス上のリード/ライト・ヘッドをポジショニングするなどのリード/ライト・データの転送を伴わない制御については、単位セクタ・ファイル制御ユニット6-0と6-1とのいずれか一方のみが動作すれば足りることは言うまでもない。

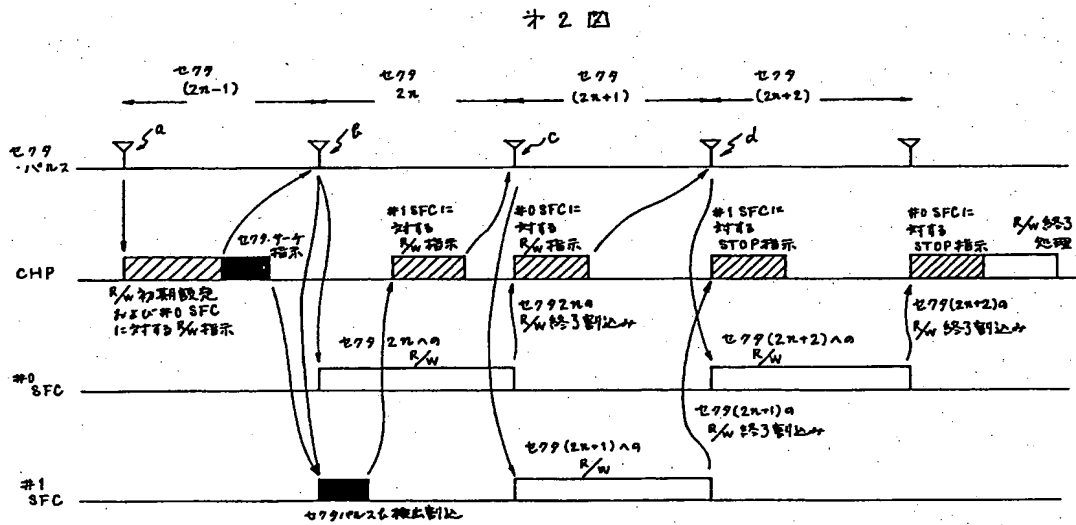
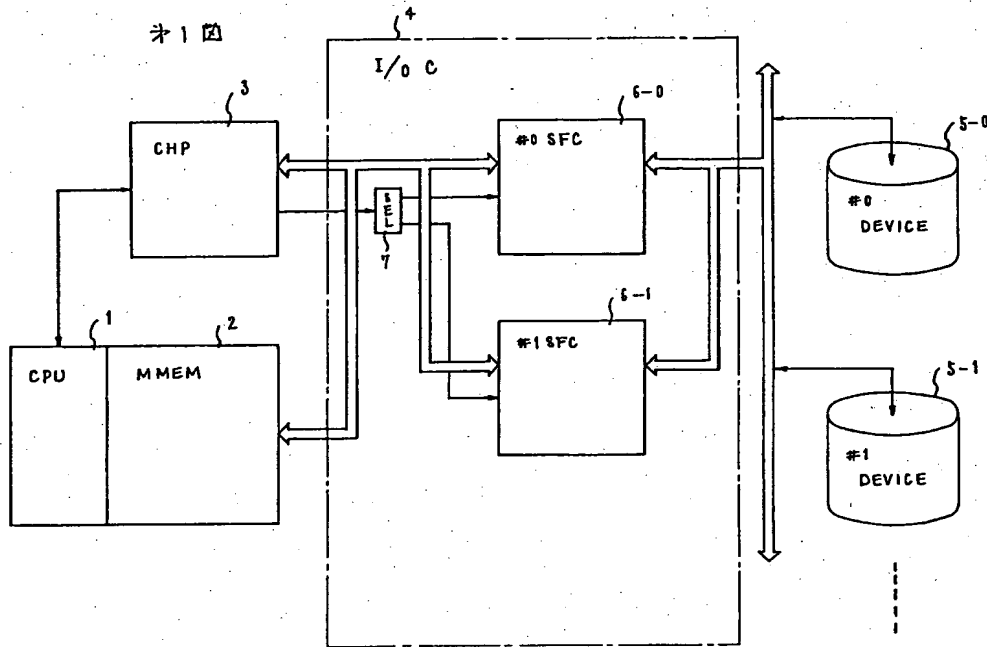
4. 図面の簡単な説明

オ1図は本発明の一実施例構成、オ2図は本発明の一実施例制御方式を説明するタイム・チャートを示す。

図中、1は中央処理装置、2は主記憶装置、3はチャネル・プロセッサ、4は入出力制御装置、5-0、5-1、……は夫々磁気ディスク、6-0、

6-1は夫々単位セクタ・ファイル制御ユニット、7はユニット選択回路部を表わす。

特許出願人 富士通株式会社
代理人 弁理士 森田 寛



THIS PAGE BLANK (USPTO)